

Rec'd PCT/PTC 12 APR 2004

日本国特許庁 PCT/JP2004/000061
JAPAN PATENT OFFICE

08. 1. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2003年 1月 8日

REC'D 27 FEB 2004

出願番号 Application Number: 特願 2003-002501

WIPO PCT

[ST. 10/C]: [JP 2003-002501]

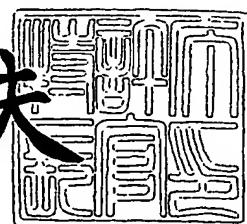
出願人 Applicant(s): 松下電器産業株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 2月 13日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 2908145904
【提出日】 平成15年 1月 8日
【あて先】 特許庁長官殿
【国際特許分類】 H03C 7/00
【発明者】
【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 パナソニ
ック モバイルコミュニケーションズ株式会社内
【氏名】 平野 俊介
【発明者】
【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 パナソニ
ック モバイルコミュニケーションズ株式会社内
【氏名】 宮原 泰徳
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100105647
【弁理士】
【氏名又は名称】 小栗 昌平
【電話番号】 03-5561-3990
【選任した代理人】
【識別番号】 100105474
【弁理士】
【氏名又は名称】 本多 弘徳
【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

【手数料の表示】

【予納台帳番号】 092740

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0002926

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 変調器及びその補正方法

【特許請求の範囲】

【請求項 1】 電圧制御発振器と分周器と位相比較器とを有してなるPLLを備え、このPLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データに基づいて変調信号を生成し、この変調信号により前記分周器の分周比を設定し、前記電圧制御発振器から変調されたキャリア信号を出力させると共に、前記変調信号の生成過程において、前記変調データに対してプリディストーションフィルタによるフィルタリング処理を行って前記PLLの周波数特性とは逆の周波数特性を付与し、これによって広帯域変調を可能とした変調器であって、

前記電圧制御発振器の制御端子に現われる前記変調信号の交流成分に関して、前記PLLのカットオフ周波数以下の周波数における振幅値と、前記カットオフ周波数より高い周波数における振幅値との差分を検出する誤差検出手段と、

検出された前記差分を解消する方向に、前記PLLの周波数特性と前記プリディストーションフィルタの周波数特性の少なくとも一方を補正する周波数特性補正手段と、

を備えた変調器。

【請求項 2】 前記変調データとして、前記PLLのカットオフ周波数以下の周波数の第1のキャリブレーション用データと、前記カットオフ周波数より高い周波数の第2のキャリブレーション用データとを選択的に入力するためのセレクタを備えた請求項1に記載の変調器。

【請求項 3】 変調されたキャリア信号を出力する電圧制御発振器と、変調された分周比で前記電圧制御発振器の出力信号の周波数を分周し出力する分周器と、前記分周器の出力信号と基準信号の位相とを比較してその位相差を出力する位相比較器と、前記位相比較器の出力信号を電圧または電流に変換するチャージポンプと、前記チャージポンプの出力信号に対し低域通過フィルタリングして前記電圧制御発振器へ出力するループフィルタとを備えたPLLと、

前記PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データを生成し出力する変調データ生成部と、

近似された前記PLLの周波数特性の逆の特性を有し前記変調データをフィルタリングするプリディストーションフィルタと、

前記プリディストーションフィルタの出力を変調して前記分周器の分周比を設定するための変調信号として出力する分周比変調手段と、

前記プリディストーションフィルタの周波数特性を変化させるための制御信号を出力するプリディストーションフィルタ周波数特性補正手段と、

を備えた変調器。

【請求項4】 前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部を備えると共に、

前記プリディストーションフィルタ周波数特性補正手段は、

前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、

前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、

前記比較手段から出力される前記差分情報に応じて前記プリディストーションフィルタの特性を変化させるフィルタ特性制御手段と、

を備えた請求項3に記載の変調器。

【請求項5】 前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部と、

前記電圧制御発振器の出力を復調する復調器とを備えると共に、

前記プリディストーションフィルタ周波数特性補正手段は、

前記第1および第2のキャリブレーション用データのそれぞれに対応して前記復調器の出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、

前記A／D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、

前記比較手段から出力される前記差分情報に応じて前記プリディストーションフィルタの特性を変化させるフィルタ特性制御手段と、
を備えた請求項3に記載の変調器。

【請求項6】 変調されたキャリア信号を出力する電圧制御発振器と、変調された分周比で前記電圧制御発振器の出力信号の周波数を分周し出力する分周器と、前記分周器の出力信号と基準信号の位相とを比較してその位相差を出力する位相比較器と、前記位相比較器の出力信号を電圧または電流に変換するチャージポンプと、前記チャージポンプの出力信号に対し低域通過フィルタリングして前記電圧制御発振器へ出力するループフィルタとを備えたPLLと、

前記PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データを生成し出力する変調データ生成部と、

近似された前記PLLの周波数特性の逆の特性を有し前記変調データをフィルタリングするプリディストーションフィルタと、

前記プリディストーションフィルタの出力を変調して前記分周器の分周比を設定するための変調信号として出力する分周比変調手段と、

前記チャージポンプの電流ゲインを変化させる制御信号を出力するPLL周波数特性補正手段と、

を備えた変調器。

【請求項7】 前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部と共に、

前記PLL周波数特性補正手段は、

前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA／D変換器と、

前記A／D変換器から出力される2つの前記振幅値のデータを比較して、その

差分情報を出力する比較手段と、

前記比較手段から出力される前記差分情報に応じて前記チャージポンプの電流ゲインを変化させるチャージポンプ電流制御手段と、

を備えた請求項6に記載の変調器。

【請求項8】 前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部と、

前記電圧制御発振器の出力を復調する復調器とを備えると共に、

前記PLL周波数特性補正手段は、

前記第1および第2のキャリブレーション用データのそれぞれに対応して前記復調器の出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、

前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、

前記比較手段から出力される前記差分情報に応じて前記チャージポンプの電流ゲインを変化させるチャージポンプ電流制御手段と、

を備えた請求項6に記載の変調器。

【請求項9】 前記フィルタ特性制御手段は、前記プリディストーションフィルタの周波数特性を変更する制御データを格納したメモリを備えた請求項3～請求項5のいずれかに記載の変調器。

【請求項10】 前記チャージポンプ電流制御手段は、前記PLLの周波数特性を変更する制御データを格納したメモリを備えた請求項6～請求項8のいずれかに記載の変調器。

【請求項11】 前記ループフィルタの出力端と前記電圧制御発振器の入力端との間に、前記変調信号の帯域幅よりも高いカットオフ周波数を持つローパスフィルタを設けた請求項3～請求項10のいずれかに記載の変調器。

【請求項12】 前記第1および第2のキャリブレーション用データは、单一の周波数情報を持つ請求項4、5、7、8～11のいずれかに記載の変調器。

【請求項13】 前記プリディストーションフィルタ周波数特性補正手段において、

前記比較手段は、前記電圧制御発振器の出力周波数を変更した直後に、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値を比較し、

前記フィルタ特性制御手段は、前記比較結果に応じて前記プリディストーションフィルタの特性を変化させる請求項4、5、9のいずれかに記載の変調器。

【請求項14】 前記ループフィルタと前記A／D変換器とを交流結合する請求項4または7に記載の変調器。

【請求項15】 前記プリディストーションフィルタの特性を変化させた後に前記A／D変換器の動作を停止する請求項4または5に記載の変調器。

【請求項16】 前記プリディストーションフィルタの特性を変化させた後に前記復調器の動作を停止する請求項5に記載の変調器。

【請求項17】 前記プリディストーションフィルタを、IIR型のデジタルフィルタで構成する請求項3～16のいずれかに記載の変調器。

【請求項18】 請求項1～17のいずれかに記載の変調器を備えた移動無線機。

【請求項19】 請求項1～17のいずれかに記載の変調器を備えた無線基地局装置。

【請求項20】 PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データに基づいて変調信号を生成し、この変調信号により前記PLLを構成する分周器の分周比を設定し、前記PLLを構成する電圧制御発振器から変調されたキャリア信号を出力させると共に、前記変調信号の生成過程において、前記変調データに対してプリディストーションフィルタによるフィルタリング処理を行つて前記PLLの周波数特性とは逆の周波数特性を付与し、これによって広帯域変調を可能とした変調器の補正方法であって、

前記電圧制御発振器の制御端子に現われる前記変調信号の交流成分に関して、前記PLLのカットオフ周波数以下である第1のキャリブレーション周波数にお

ける振幅値と、前記カットオフ周波数より高い第2のキャリブレーション周波数における振幅値との差分を検出する誤差検出ステップと、

検出された前記差分を解消する方向に、前記PLLの周波数特性と前記プリディエイストーションフィルタの周波数特性の少なくとも一方を補正する周波数特性補正ステップと、

を有する変調器の補正方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、無線機等で使用され、PLLの周波数帯域よりも広い周波数帯域での変調キャリア信号を生成し出力する、PLL周波数シンセサイザを用いた広帯域変調が可能な変調器及びその補正方法に関する。

【0002】

【従来の技術】

一般に、PLLシンセサイザを利用した変調回路には、低コスト、低消費電力、良好なノイズ特性と変調精度が求められる。PLLを用いて変調処理を行う場合、変調精度を良くするために変調信号の周波数帯域幅（変調帯域幅）よりもPLLの周波数帯域幅（PLL帯域幅）を広くすることが望ましい。しかし、PLL帯域幅を広くすると、PLLを構成する各構成要素から発生するノイズを抑圧できなくなり、ノイズ特性の劣化を招くという問題があった。

【0003】

従来、この問題を解決するために、PLL帯域幅を変調帯域幅よりも狭く設定し、PLLの周波数特性により抑圧される変調信号成分をあらかじめ変調データで增幅（プリディエイストーション）しておくという技術が、特許文献1（米国特許第6,008,703号明細書）に記載されている。

【0004】

特許文献1の図2Aに記載される構成を、ほぼ忠実に再現したのが図14である。図14において、位相比較器36と、ループフィルタ40と、電圧制御発振器（VCO）26と、多値分周器30は、PLLを構成する。

【0005】

デジタル変調データは、PLLのカットオフ周波数を超える周波数成分を含んでいる。そして、デジタル補償フィルタ46により、デジタル変調データにPLLの周波数特性の逆の特性を付与し、加算器50にてキャリア信号を加算する。続いて、加算器50の出力信号を、 $\Sigma\Delta$ （シグマデルタ）変調器56で変調し、これによって得られる変調信号で、多値分周器30を変調する。これによって、電圧制御発振器26から、変調キャリア信号が outputされる。

【0006】**【特許文献1】**

米国特許第6,008,703号明細書（図2A、図3A—図3C、図4）

【0007】**【発明が解決しようとする課題】**

上述の技術を用いると、PLLの閉ループ周波数特性に関して、理論上は、PLLのカットオフ周波数を超える周波数帯域においてもフラットなゲイン特性を実現でき、PLLを実質的に広帯域化することができるはずである。

【0008】

しかし、PLL（アナログ回路）を集積回路化する場合、抵抗やコンデンサの値が製造ばらつきにより変化することがあり、その結果、PLLの周波数特性が変化する。一方、デジタル補償フィルタの特性は、設計時のフィルタ係数により定まり、変化しない。結果的に、PLLの周波数特性とデジタル補償フィルタの周波数特性とが整合しなくなる。

【0009】

したがって、現実には、PLLのカットオフ周波数を超える周波数帯域においてもフラットなゲイン特性を得ることは困難である。

【0010】

以下、本願発明の発明者による検討結果を、図15および図16を用いて、より具体的に説明する。

【0011】

図15は、図14に示される従来例の回路における理想的な周波数特性を示し

た特性図である。図15における縦軸の利得は、PLL6の周波数帯域内の利得を0[dB]に正規化したものである。PLLの閉ループ周波数特性は、図15の特性曲線Aのように、カットオフ周波数 f_c の低域通過特性で表されるとする。また、図14のデジタル補償フィルタ46の特性は、図15の特性曲線Bのように、PLLの周波数特性の逆特性で表される周波数特性を有する。

【0012】

また、図14におけるデジタル変調データは、デジタル値の周波数帯域 f_{BW} の信号である。このデジタル変調データは、デジタルフィルタで構成されたデジタル補償フィルタ46により、PLL6の周波数帯域を越える領域の信号成分が増幅され、その増幅された信号により、多値分周器が変調される。

【0013】

この結果、図14の電圧制御発振器26から出力される変調キャリア信号の周波数特性は、図15の特性曲線Cに示すように、PLLの周波数特性と合成されてフラットな周波数特性となる。よって、変調帯域幅がPLLの帯域幅（カットオフ周波数）を越える場合にも変調処理を行うことができ、変調精度とノイズ特性を両立することができる。

【0014】

しかし、上述のとおり、現実には、PLLを構成する回路部品の特性がばらつく等の理由により、このようなフラットなゲイン特性を得ることは困難である。例えば、PLLを集積化する場合、抵抗やコンデンサ等の値が製造ばらつきにより変化し、PLLの周波数特性が変化する。

【0015】

図16は、図14に示される従来例の回路におけるPLLの周波数特性が変化した場合の周波数特性を示した特性図である。

【0016】

図16において、特性曲線A_xが、カットオフ周波数が f_{c_x} に変化したPLLの閉ループ周波数特性を示している。一方、デジタル補償フィルタの周波数特性は、デジタルフィルタであるため設計時のものから変化がないものとする（特性曲線B）。したがって、合成した周波数特性は、図16の特性曲線C_xのよう

に、フラットではなくなってしまう。

【0017】

このように、集積回路製造時における製造ばらつき等に起因して、PLLの周波数特性とデジタル補償フィルタの周波数特性との間にずれが生じ、これによってフラットな特性が得られなくなり、このことが、変調精度を劣化させるという問題が生じる。

【0018】

本発明は、このような検討結果に基づいてなされたもので、その目的は、製造ばらつき等があった場合でも、変調精度の劣化を防ぐことができるPLL周波数シンセサイザを用いた広帯域変調が可能な変調器及びその補正方法を提供することにある。

【0019】

【課題を解決するための手段】

本発明に係る変調器は、電圧制御発振器と分周器と位相比較器とを有してなるPLLを備え、このPLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データに基づいて変調信号を生成し、この変調信号により前記分周器の分周比を設定し、前記電圧制御発振器から変調されたキャリア信号を出力させると共に、前記変調信号の生成過程において、前記変調データに対してプリディストーションフィルタによるフィルタリング処理を行って前記PLLの周波数特性とは逆の周波数特性を付与し、これによって広帯域変調を可能とした変調器であって、前記電圧制御発振器の制御端子に現われる前記変調信号の交流成分に関して、前記PLLのカットオフ周波数以下の周波数における振幅値と、前記カットオフ周波数より高い周波数における振幅値との差分を検出する誤差検出手段と、検出された前記差分を解消する方向に、前記PLLの周波数特性と前記プリディストーションフィルタの周波数特性の少なくとも一方を補正する周波数特性補正手段と、を備えたものである。

【0020】

この構成により、PLLまたはプリディストーションフィルタの周波数特性を補正することができる。この補正によって、PLLとプリディストーションフィ

ルタの両者の周波数特性のずれが解消され、PLLのカットオフ周波数を超える周波数帯域においても、フラットなゲイン特性が実現される。このため、製造ばらつき等があった場合でも、変調精度の劣化を防ぐことができる。

【0021】

また、上記構成において、前記変調データとして、前記PLLのカットオフ周波数以下の周波数の第1のキャリブレーション用データと、前記カットオフ周波数より高い周波数の第2のキャリブレーション用データとを選択的に入力するためのセレクタを備えたものとする。

【0022】

この構成により、キャリブレーション用データを入力して利得の測定を行うことで、PLLおよびプリディストーションフィルタの周波数特性のずれを推定することができ、これにより、的確な周波数補正の補正が可能となる。

【0023】

本発明に係る変調器は、変調されたキャリア信号を出力する電圧制御発振器と、変調された分周比で前記電圧制御発振器の出力信号の周波数を分周し出力する分周器と、前記分周器の出力信号と基準信号の位相とを比較してその位相差を出力する位相比較器と、前記位相比較器の出力信号を電圧または電流に変換するチャージポンプと、前記チャージポンプの出力信号に対し低域通過フィルタリングして前記電圧制御発振器へ出力するループフィルタとを備えたPLLと、前記PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データを生成し出力する変調データ生成部と、近似された前記PLLの周波数特性の逆の特性を有し前記変調データをフィルタリングするプリディストーションフィルタと、前記プリディストーションフィルタの出力を変調して前記分周器の分周比を設定するための変調信号として出力する分周比変調手段と、前記プリディストーションフィルタの周波数特性を変化させるための制御信号を出力するプリディストーションフィルタ周波数特性補正手段と、を備えたものである。

【0024】

この構成により、PLLの周波数帯域にばらつきが生じても、プリディストーションフィルタのカットオフ周波数を変化させてばらつきを補正することができ

、変調精度の劣化を防止可能となる。

【0025】

また、上記構成において、前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部を備えると共に、前記プリディストーションフィルタ周波数特性補正手段は、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、前記比較手段から出力される前記差分情報に応じて前記プリディストーションフィルタの特性を変化させるフィルタ特性制御手段と、を備えたものとする。

【0026】

この構成により、ループフィルタの出力信号に現われる、第1および第2のキャリブレーションデータに対する交流成分の振幅を比較することにより、PLLとプリディストーションフィルタとの間の周波数特性のずれを容易に検出することができる。

【0027】

あるいは、上記構成において、前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部と、前記電圧制御発振器の出力を復調する復調器とを備えると共に、前記プリディストーションフィルタ周波数特性補正手段は、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記復調器の出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、前記比較手段から出力される前記差分情報に応じて前記プリ

ディストーションフィルタの特性を変化させるフィルタ特性制御手段と、を備えたものとする。

【0028】

この構成では、ループフィルタの出力信号に現われる、第1および第2のキャリブレーションデータに対応する交流成分は、電圧制御発振器の出力信号（変調キャリア）を復調することによっても得ることができる点に着目し、復調器の各出力信号の振幅値を比較することにより、PLLとプリディストーションフィルタとの間の周波数特性のずれを容易に検出することができる。

【0029】

本発明に係る変調器は、変調されたキャリア信号を出力する電圧制御発振器と、変調された分周比で前記電圧制御発振器の出力信号の周波数を分周し出力する分周器と、前記分周器の出力信号と基準信号の位相とを比較してその位相差を出力する位相比較器と、前記位相比較器の出力信号を電圧または電流に変換するチャージポンプと、前記チャージポンプの出力信号に対し低域通過フィルタリングして前記電圧制御発振器へ出力するループフィルタとを備えたPLLと、前記PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データを生成し出力する変調データ生成部と、近似された前記PLLの周波数特性の逆の特性を有し前記変調データをフィルタリングするプリディストーションフィルタと、前記プリディストーションフィルタの出力を変調して前記分周器の分周比を設定するための変調信号として出力する分周比変調手段と、前記チャージポンプの電流ゲインを変化させる制御信号を出力するPLL周波数特性補正手段と、を備えたものである。

【0030】

この構成により、チャージポンプの電流を制御することにより、PLLの周波数特性を変化させて、PLLとプリディストーションフィルタとの間の周波数特性のばらつきを補正することができ、変調精度の劣化を防止可能となる。

【0031】

また、上記構成において、前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキ

キャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部を備えると共に、前記PLL周波数特性補正手段は、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、前記比較手段から出力される前記差分情報に応じて前記チャージポンプの電流ゲインを変化させるチャージポンプ電流制御手段と、を備えたものとする。

【0032】

この構成により、ループフィルタの出力信号に基づき、PLLとプリディストーションフィルタとの間の周波数特性のずれを容易に検出することができる。

【0033】

あるいは、上記構成において、前記PLLの周波数帯域内の周波数情報を持つ第1のキャリブレーション用データと前記周波数帯域外の周波数情報を持つ第2のキャリブレーション用データとを生成して前記プリディストーションフィルタへ出力するキャリブレーション用データ生成部と、前記電圧制御発振器の出力を復調する復調器とを備えると共に、前記PLL周波数特性補正手段は、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記復調器の出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値をデジタル信号に変換するA/D変換器と、前記A/D変換器から出力される2つの前記振幅値のデータを比較して、その差分情報を出力する比較手段と、前記比較手段から出力される前記差分情報に応じて前記チャージポンプの電流ゲインを変化させるチャージポンプ電流制御手段と、を備えたものとする。

【0034】

この構成により、復調器の出力信号（つまり、キャリブレーション信号成分）に基づき、PLLとプリディストーションフィルタとの間の周波数特性のずれを容易に検出することができる。

【0035】

また、他の態様として、前記フィルタ特性制御手段は、前記プリディストーションフィルタの周波数特性を変更する制御データを格納したメモリを備えたものとする。

【0036】

この構成により、ROM等のメモリに格納した制御データのロックアップテーブルを用いて、プリディストーションフィルタの周波数特性の制御信号を簡単に生成することができる。これにより、回路規模を小さくすることができ、低コスト化を図ることができる。

【0037】

また、他の態様として、前記チャージポンプ電流制御手段は、前記PLLの周波数特性を変更する制御データを格納したメモリを備えたものとする。

【0038】

この構成により、ROM等のメモリに格納した制御データのロックアップテーブルを用いて、チャージポンプの電流ゲインの制御信号を簡単に生成することができる。これにより、回路規模を小さくすることができ、低コスト化を図ることができる。

【0039】

また、他の態様として、前記ループフィルタの出力端と前記電圧制御発振器の入力端との間に、前記変調信号の帯域幅よりも高いカットオフ周波数を持つローパスフィルタを設けたものとする。

【0040】

この構成により、変調帯域よりも高い周波数帯域（つまり、変調データが示す最大の周波数よりも高い周波数帯域）において、ノイズを低減することができ、ノイズ特性を改善することができる。

【0041】

また、上記構成において、前記第1および第2のキャリブレーション用データは、単一の周波数情報を持つものとする。

【0042】

この構成により、キャリブレーション信号（キャリブレーション用の変調信号

) が単一トーンとなり、キャリブレーション時の比較処理が簡単化される。すなわち、補正誤差を小さくすることができるため、変調精度を良くすることができます。

【0043】

また、他の態様として、前記プリディストーションフィルタ周波数特性補正手段において、前記比較手段は、前記電圧制御発振器の出力周波数を変更した直後に、前記第1および第2のキャリブレーション用データのそれぞれに対応して前記ループフィルタの出力に現われる、前記分周比変調手段による変調された分周比の交流成分の振幅値を比較し、前記フィルタ特性制御手段は、前記比較結果に応じて前記プリディストーションフィルタの特性を変化させることとする。

【0044】

この構成により、PLLの周波数特性とプリディストーションフィルタの周波数特性を同時に変化させることができ、キャリブレーション精度が向上し、その結果、変調精度を向上させることができる。

【0045】

また、他の態様として、前記ループフィルタと前記A/D変換器とを交流結合する構成とする。

【0046】

この構成により、ループフィルタ出力の直流成分にA/D変換器のビット数を割り付ける必要がなくなるため、キャリブレーション信号の振幅測定精度が向上する。または、A/D変換器のビット数を削減でき、低コスト化を図ることができる。

【0047】

また、他の態様として、前記プリディストーションフィルタの特性を変化させた後に前記A/D変換器の動作を停止するものとする。この構成により、低消費電力化を図ることができる。

【0048】

また、他の態様として、前記プリディストーションフィルタの特性を変化させた後に前記復調器の動作を停止するものとする。この構成により、低消費電力化

を図ることができる。

【0049】

また、他の態様として、前記プリディストーションフィルタを、IIR型のデジタルフィルタで構成するものとする。

【0050】

この構成により、PLLの振幅と位相の周波数特性をデジタルフィルタで実現できるため、変調精度を向上させることができる。

【0051】

また、本発明の移動無線機は、上記いずれかの構成の変調器を備えるものとする。この構成によって、移動無線機の送信信号の変調精度を向上させることができる。

【0052】

また、本発明の無線基地局装置は、上記いずれかの構成の変調器を備えるものとする。この構成によって、無線基地局装置の送信信号の変調精度を向上させることができる。

【0053】

本発明に係る変調器の補正方法は、PLLの周波数帯域幅よりも広い帯域幅の情報を持つ変調データに基づいて変調信号を生成し、この変調信号により前記PLLを構成する分周器の分周比を設定し、前記PLLを構成する電圧制御発振器から変調されたキャリア信号を出力すると共に、前記変調信号の生成過程において、前記変調データに対してプリディストーションフィルタによるフィルタリング処理を行って前記PLLの周波数特性とは逆の周波数特性を付与し、これによって広帯域変調を可能とした変調器の補正方法であって、前記電圧制御発振器の制御端子に現われる前記変調信号の交流成分に関して、前記PLLのカットオフ周波数以下である第1のキャリブレーション周波数における振幅値と、前記カットオフ周波数より高い第2のキャリブレーション周波数における振幅値との差分を検出する誤差検出ステップと、検出された前記差分を解消する方向に、前記PLLの周波数特性と前記プリディストーションフィルタの周波数特性の少なくとも一方を補正する周波数特性補正ステップと、を有するものである。

【0054】

この手順により、PLLの周波数特性とプリディストーションフィルタの周波数特性との整合をとることができるために、PLLのカットオフ周波数を超える周波数帯域においてもフラットな周波数特性を実現でき、変調の精度の低下を防止することができる。

【0055】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態を説明する。本実施形態では、例えば移動体通信システムにおける移動無線機や無線基地局装置などに用いられる、PLL周波数シンセサイザを用いた広帯域変調が可能な変調器の構成例を示す。

【0056】

【第1実施形態】

図1は本発明の第1実施形態に係るPLL周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図である。また、図2及び図3はそれぞれ、図1に示される変調器におけるキャリブレーション動作を説明するための図である。

【0057】

第1実施形態では、本発明の基本的な構成とその特徴を明確化する。図1に示す本実施形態の変調器では、PLLを構成する分周器の分周比を変調し、その変調信号がVCOの制御端子に現れ、その結果としてVCOから変調キャリアが出力される。

【0058】

図1に示されるように、PLL6は、周波数制御電圧端子に印加されるDC電圧と変調信号に応じて変調されたキャリア（変調キャリア）信号を出力する電圧制御発振器（以下、VCO）1と、VCO1の出力信号の周波数を分周する分周器2（可変分周器であり、図1では、便宜上、分周比を $1/N$ （Nは任意の整数）と記載している）2と、分周器2の出力信号と基準信号との位相を比較して位相差を出力する位相比較器3と、位相比較器3の出力信号を電圧または電流に変換するチャージポンプ4と、チャージポンプ4の出力信号を平均化するループフィルタ5とを備える。

【0059】

分周器2の分周比は、変調信号D C Rにより変調される（つまり、変調信号D C R自体が分周比を示している）。この変調信号D C Rは、変調信号生成部4 2により生成される。変調信号生成部4 2には、セレクタ4 0を介して、変調データ生成部7からの変調データと、キャリブレーション用データ生成部1 5からのキャリブレーション用データのいずれかを選択的に入力することができる。

【0060】

この変調信号生成部4 2は、P L L 6の周波数特性の逆特性を有し変調データ（またはキャリブレーション用データ）をフィルタリングするプリディストーションフィルタ8と、P L L 6の出力信号周波数を規定する周波数データとプリディストーションフィルタ8の出力信号とを加算する加算器9と、加算器9の出力信号を分周器2に設定する分周比に変換して出力する（すなわち、変調信号D C Rを発生する）ΣΔ変調器1 0とを備える。

【0061】

この種のP L Lを用いた変調器では、変調精度を確保するために、変調信号D C Rの平均値は小数点以下の値を含む必要がある。これは、一般に知られているフラクショナル-N技術 (fractional-N synthesis technique) により実現可能である。その際に発生する量子化雑音をノイズシェービングするために、ΣΔ変調器1 0を備えている。

【0062】

図1のように構成された本実施形態の変調器では、変調信号D C Rにより、分周器2の分周比に変調をかけるため、分周器2、位相比較器3、チャージポンプ4、ループフィルタ5を介してV C O 1の周波数制御端子に変調信号が重畠され、V C O 1は変調されたキャリア信号を出力する。すなわち、V C O 1の周波数制御端子に現われる変調信号の電圧振幅が、V C O 1の出力である変調キャリア信号の最大周波数偏移を表すことになる。

【0063】

さらに、本実施形態の変調器では、P L Lの周波数特性とプリディストーションフィルタ8の周波数特性との間のばらつきを補正するために、A／D変換器（

A D C) 1 1 と、誤差検出手段 3 2 と、メモリ 3 1 と、周波数特性補正手段 3 3 とが設けられ、また、必要に応じて復調器 1 8 が設けられる。

【0064】

図 1 において、破線の矢印は、周波数特性の補正に関連する信号の経路を示している。

【0065】

キャリブレーション用データとしては、例えば、P L L 6 のカットオフ周波数 f_c よりも低い周波数 (f_{CAL} : 单一周波数) の第 1 のキャリブレーションデータと、P L L 6 のカットオフ周波数よりも高い周波数 (f_{BW} : 单一周波数) の第 2 のキャリブレーションデータとが使用される。

【0066】

第 1 のキャリブレーション用データを、セレクタ 4 0 を介して変調信号生成部 4 2 に入力すると、その第 1 のキャリブレーション用データが示す周波数 f_{CAL} (P L L 6 のカットオフ周波数未満) の A C (交流) 成分が、ループフィルタ 5 の出力信号に現われる。この A C 成分の振幅値を A / D 変換器 1 1 によりデジタル値に変換し、メモリ 3 1 に取り込んで一時的に記憶する。

【0067】

次に、第 2 のキャリブレーション用データを、セレクタ 4 0 を介して変調信号生成部 4 2 に入力すると、同様に、その第 2 のキャリブレーション用データが示す周波数 f_{BW} (P L L 6 のカットオフ周波数を超えてる) の A C 成分が、ループフィルタ 5 の出力信号に現われる。このループフィルタ 5 の出力信号の振幅値を、A / D 変換器 1 1 によりデジタル値に変換し、誤差検出手段 3 2 に送る。

【0068】

誤差検出手段 3 2 では、メモリ 3 1 に格納されている周波数 f_{CAL} の A C 成分の振幅値のデータを取り出し、送られてきた周波数 f_2 の A C 成分の振幅値のデータとを比較する。

【0069】

ここで、キャリブレーション用データについては、予めプリディストーション フィルタ 8 によって、P L L 6 のカットオフ周波数を超える変調帯域部分のゲイ

ンを増大させる処理がなされているため、理想的には、PLL6のカットオフ周波数の前後でゲインの直線性は確保されているはずである。

【0070】

したがって、理論上は、ループフィルタ5の出力信号に現われる周波数f2のAC成分の振幅値は、先の周波数fCALのAC成分の振幅値と一致するはずである。しかし、現実には、回路部品の製造ばらつき等に起因して、PLL6の周波数特性が変化するため、誤差が生じる。

【0071】

上述のとおり、VCO1の周波数制御端子に現われる変調信号の電圧振幅が、VCO1の出力である変調キャリア信号の最大周波数偏移を表すことになる。よって、VCO1の周波数制御端子に現れる周波数fCAL, fBWのAC成分の電圧振幅値の差は、変調誤差となり、変調精度の低下に直結する。

【0072】

誤差検出手段32は、周波数fCAL, fBWに対応するAC成分の電圧振幅値の差分（誤差）を検出する。これにより、PLL6のカットオフ周波数を境にして周波数スペクトラムのゲイン特性に、どの程度の差が生じているかを検出することができる。

【0073】

誤差検出手段32による誤差検出の結果は、周波数特性補正手段33に与えられる。周波数特性補正手段33は、ゲインの差を補正するための制御信号FCRを生成する。この制御信号FCRは、プリディストーションフィルタ8、あるいは、PLL6の構成要素であるチャージポンプ4に与えられる。

【0074】

その結果として、プリディストーションフィルタ8の周波数特性（カットオフ周波数）、あるいはチャージポンプ4の電流量が変化する。チャージポンプ4の電流量の変化により、PLL6のカットオフ周波数が変化する。

【0075】

このようにして、PLLのカットオフ周波数を超える周波数帯域（変調帯域）においても、フラットなゲイン特性が実現される。

【0076】

また、ループフィルタ5の出力に現われる変調信号D C RのA C成分は、V C O 1の出力信号（周波数変調信号）を復調することで再生可能である。したがって、ループフィルタ5の出力信号を直接A／D変換器11に入力する代わりに、V C O 1の出力信号を復調器18で復調し、その復調信号をA／D変換器11に入力しても、同様の周波数特性の補正を行うことができる。

【0077】

以上の第1実施形態の動作を図2及び図3を参照して具体的に説明する。

キャリブレーションを行う前に、まず、図2のように、変調信号生成部42に周波数データ(f_1)を与え(このとき、変調はしない)、PLL6をロックして、V C O 1から周波数 f_1 のキャリアを出力する。

【0078】

次に、図3のように、キャリブレーション動作を行う。

まず、キャリブレーション用データ生成部15から、第1のキャリブレーションデータ(PLL6のカットオフ周波数 f_c 未満の周波数である f_{CAL} の情報を持つ)を発生させて、プリディストーションフィルタ8に入力する。この場合、PLL6のカットオフ周波数 f_c 未満の周波数であるから、特に、增幅処理は行われず、第1のキャリブレーション信号(信号振幅「S」とする)が出力される。

【0079】

この第1のキャリブレーション信号により分周器2の分周比が変調される。上述のとおり、この変調信号D C Rの成分が、V C O 1の周波数制御端子に現れる。この変調信号D C Rの成分(A C成分)の信号振幅は「S」である。

【0080】

次に、同様に、キャリブレーション用データ生成部15から、第2のキャリブレーションデータ(PLL6のカットオフ周波数 f_c を超える f_{BW} の情報を持つ)を発生させて、プリディストーションフィルタ8に入力する。プリディストーションフィルタ8は、PLL6における信号振幅の低下を補償するように、信号振幅を「S」から「W」に伸張(増幅)する。

【0081】

この第2のキャリブレーション信号は、 $\Sigma\Delta$ 変調器10を経て、より細かな階調の信号となり（これが変調信号DCRである）、この信号により分周器2の分周比が変調される。

【0082】

そして、この変調信号DCRの成分が、VCO1の周波数制御端子に現れる。この変調信号DCRの成分（AC成分）の信号振幅は、理想的には「S」であるが、PLLの周波数特性の変化により、実際の振幅は「S」とはならない。

【0083】

誤差検出手段32は、各振幅値の差分を検出し、この差分を解消する方向に、PLL6もしくはプリディストーションフィルタ8の周波数特性（具体的には、カットオフ周波数）を変更する。

【0084】

以上の動作により、本実施形態では、PLLのカットオフ周波数を超える周波数帯域（変調帯域）においても、フラットなゲイン特性が実現され、常に、高精度の広帯域変調を行うことができる。

【0085】**[第2実施形態]**

図4は本発明の第2実施形態に係るPLL周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図である。図4の構成において、図1に示される部分と同一の構成要素には、原則として同一の符号を付してある。

【0086】

第2実施形態の変調器は、ループフィルタ5の出力信号を入力とし、プリディストーションフィルタに、周波数特性を補正するための制御信号を出力する補正手段27を備えている。補正手段27は、例えば、アナログ信号をデジタル値に変換するA/D変換器（ADC）11と、A/D変換器11の出力信号を格納するレジスタ12と、レジスタ12に格納されたデータとA/D変換器11の出力信号を比較する比較手段13と、比較手段13の出力信号に基づいてプリディストーションフィルタ8の特性を制御するフィルタ特性制御手段14とを備えている。

る。

【0087】

また、第2実施形態では、キャリブレーション用データ生成部15と、変調データ生成部7と、キャリブレーション制御信号に基づいてキャリブレーション用データ生成部15と変調データ生成部7の出力信号を選択してプリディストーションフィルタ8へ出力するセレクタ（選択用のスイッチ）16とを備えている。

【0088】

なお、フィルタ特性制御手段14の構成は特に限定されるものではないが、本実施形態では図4のように、フィルタ特性制御手段14は、制御データを格納したROM（ロックアップテーブル）24を備えている。

【0089】

次に、第2実施形態の変調器の動作を説明する。ここで、第2実施形態の変調器は、図16に示したように、PLL6の周波数特性とプリディストーションフィルタ8の周波数特性にずれが生じているものとする。

【0090】

周波数データが更新されると、一般に知られたPLLの動作と同様にVCO1の出力周波数は目標周波数に変更される。この周波数変更直後の位相ロック後に、図16の特性Cxに示した周波数特性のずれを補正するためのキャリブレーション動作を行う。

【0091】

図5～図7は、キャリブレーション動作を説明する周波数特性図である。

位相ロック後に、キャリブレーション用データ生成部15は、図5に示すようにPLLの周波数特性のカットオフ周波数よりも低い周波数（ここではfCAL）の信号を出力する。このとき、ループフィルタ5の製造ばらつきにより発生し得るカットオフ周波数の変化よりも低い周波数にfCALを設定しておく。

【0092】

fCALの周波数成分は、PLL6の周波数帯域内であるためループフィルタ5の出力に現れる。この周波数fCALのAC成分の振幅をA/D変換器11でデジタル値に変換しレジスタ12に格納する。なお、図5及び図6において、ばらつ

きがある場合のPLL6の周波数特性をA1、プリディストーションフィルタ8の周波数特性をB1、合成後の周波数特性をC1とする。

【0093】

次に、キャリブレーション用データ生成部15は、図6に示すように、変調帯域幅（の上限値）に相当する周波数（ここでは f_{BW} ）の信号を出力する。この周波数 f_{BW} のAC成分の振幅を再びA/D変換器11でデジタル値に変換し比較手段13に出力する。比較手段13では、レジスタ12に格納されている周波数 f_{CAL} の振幅レベルと比較し比較結果を出力する。

【0094】

図15に示したように、PLL6の周波数特性Aとプリディストーションフィルタ8の周波数特性Bにそれが無ければ、比較誤差は0になり、合成後の周波数特性Cはフラットになるが、図16のように周波数特性にそれが生じている場合は、比較誤差が生じる。

【0095】

ここで、図6のように、PLLの周波数特性A1が周波数が低い側にばらついた場合（図15ではカットオフ周波数は f_c であり、図6では、より低い周波数である f_{c_x} に変化している）には、周波数 f_{BW} のAC成分の値は、レジスタ12に格納されている周波数 f_{CAL} のAC成分の値よりもDGだけ小さくなる。

【0096】

図8に、PLLのカットオフ周波数を超える変調信号成分の振幅値と、超えない変調信号成分の振幅値との間に差が生じている様子を示す。図8において、時刻 t_1 以前は、 f_{CAL} の変調信号成分（AC成分）が出力されており、時刻 t_1 の後は、 f_{BW} の変調信号成分（AC成分）が出力されているものとする。図8においては、振幅値（ピーク値）にDHだけ差が生じている。

【0097】

また、反対に、PLLの周波数特性が周波数が高い側にばらついた時は周波数 f_{BW} のAC成分の値はレジスタ12に格納されている周波数 f_{CAL} のAC成分の値よりも大きくなる。このとき、フィルタ特性制御手段14は、比較手段13から出力される比較結果が0になるように、プリディストーションフィルタ8のカ

ットオフ周波数を変化させる。

【0098】

そして、図7に示すように、比較結果が0になったところでキャリブレーションを終了する。続いて、変調データ生成部7から変調データが出力され、プリディストーションフィルタ8に供給される。そして、ばらつきがある場合のPLL6の周波数特性A1と補正後のプリディストーションフィルタ8の周波数特性B2とを合成することで、合成後の周波数特性C2をフラットにすることができる。

【0099】

このように、第2実施形態によれば、PLLの周波数特性にはばらつきが生じても、プリディストーションフィルタ8のカットオフ周波数を変化させてばらつきを補正するため、変調精度の劣化を防止できる。

【0100】

また、キャリブレーション信号が変調信号ではなく単一トーン（单一の周波数）の信号であるため、精度良く比較できる。すなわち補正誤差を小さくすることができるため、変調精度を良くすることができる。

【0101】

また、位相ロック後にキャリブレーションを行うため、VCO1が、発振周波数に対して制御感度（周波数制御端子に印加する電圧に対する発振周波数の関係で単位はHz/V）が変化する場合でも、キャリブレーションにより吸収することができる。これにより変調精度を良くできるという効果も得られる。

【0102】

なお、上記説明では、ループフィルタ5の出力をA/D変換器11でデジタル値に変換した後、レジスタ12、比較手段13、フィルタ特性制御手段14を用いてプリディストーションフィルタ8を制御する信号を生成したが、同様の機能の補正手段であれば別の構成でも実現できる。

【0103】

また、フィルタ特性制御手段14は、プリディストーションフィルタ8のカットオフ周波数を変える制御データを格納したROM(ロックアップテーブル)を備

えたものとすることにより、プリディストーションフィルタ8の制御が容易になり、回路規模を小さくすることができ低コスト化が図れる。なお、フィルタ特性制御手段14の構成は、ROMを有する構成に限定されるものではない。

【0104】

また、キャリブレーション信号は変調信号ではなく単一トーンの信号であるため、ループフィルタ5とA/D変換器11の間の接続を交流結合（AC結合）としてもよい。例えば、周波数f_{CAL}の信号が通過するハイパスフィルタで交流結合すれば、ループフィルタ5の出力の直流成分（DC成分）にA/D変換器11のビット数を割り付ける必要が無くなるため、キャリブレーション信号の振幅測定精度が向上する。また、A/D変換器11のビット数を削減することで低コスト化を図ることができる。

【0105】

また、プリディストーションフィルタの特性を変化させてキャリブレーションを終了した後は、次に周波数データが更新されるまで、A/D変換器11の動作を停止させても良い。これにより、低消費電力化を図ることができる。

【0106】

また、プリディストーションフィルタはIIRフィルタが望ましい。この場合、PLLの振幅と位相の周波数特性をデジタルフィルタで実現できるため、変調精度を良くすることができる。

【0107】

また、キャリブレーション信号として、例えば変調信号のような単一トーンでない信号を用いる場合でも、ループフィルタ5の出力信号を用いてプリディストーションフィルタ8の周波数特性を変えられる補正手段を備えるようにすれば実現可能である。

【0108】

[第3実施形態]

図9は本発明の第3実施形態に係るPLLシンセサイザを用いた広帯域変調器の構成を示すブロック図である。

【0109】

第3実施形態は、補正手段17において、フィルタ特性制御手段14の代わりに、比較手段13の出力に応じてチャージポンプ4の電流ゲインを制御するチャージポンプ電流制御手段20を備えた構成となっている。また、この場合、チャージポンプ4は電流出力型で構成する。その他の構成は図4に示した第2実施形態と同様である。

【0110】

この第3実施形態では、キャリブレーション用データ生成部15が、図6に示すように変調帯域幅に相当する周波数（ここでは f_{BW} ）の信号を出力し、比較手段13が、A/D変換器11とレジスタ12の出力を比較して比較結果を出力するところまでは、第2実施形態と動作が同じである。

【0111】

チャージポンプ4の電流ゲインを変化させると、PLL6の周波数特性を変化させることができる。チャージポンプ電流制御手段20は、比較手段13から出力される比較結果が0になるようにチャージポンプ4の電流ゲインを変化させてPLL6の周波数特性を補正する。この結果、図10に示すように、比較結果が0になったところでキャリブレーションを終了し、キャリブレーション制御信号により変調データ生成部7から出力される変調信号をプリディストーションフィルタ8に入力する。そして、補正後のPLL6の周波数特性A2とプリディストーションフィルタ8の周波数特性B1とを合成することで、合成後の周波数特性C2をフラットにすることができる。

【0112】

このように、第3実施形態によれば、PLL帯域にばらつきが生じても、チャージポンプの電流を制御することによりPLLの周波数特性を変化させてばらつきを補正するため、変調精度の劣化を防止できる。

【0113】

また、チャージポンプ4の電流ゲインを可変させるための回路増加よりも、プリディストーションフィルタ8の特性を固定とすることによる回路縮小の方が効果が大きく、回路規模縮小による低コスト化が図れる。

【0114】

なお、上記説明では、ループフィルタ5の出力をA/D変換器11でデジタル値に変換した後、レジスタ12、比較手段13、チャージポンプ電流制御手段20を用いてチャージポンプ4を制御する信号を生成したが、同様の機能の補正手段であれば別の構成でも実現できる。

【0115】

また、チャージポンプ電流制御手段20は、チャージポンプ4の電流ゲインを変える制御データを格納したROMを備えていてもよい。この場合、チャージポンプ4の制御が容易になり、回路規模を小さくすることができ低コスト化が図れる。

【0116】

また、第3実施形態のチャージポンプ電流制御手段20と第2実施形態のフィルタ特性制御手段14の両方を備え、それぞれチャージポンプ4の電流ゲインとプリディストーションフィルタ8のカットオフ周波数を制御する構成としても良い。

【0117】

この場合、PLLの周波数特性とプリディストーションフィルタの周波数特性を同時に変えられるので、キャリブレーション精度が向上し変調精度を良くすることができる。

【0118】

また、キャリブレーション信号として、例えば変調信号のような単一トーンでない信号を用いる場合でも、ループフィルタ5の出力信号を用いてチャージポンプ4の電流ゲインを変えられる補正手段を備えるようにすれば実現可能である。

【0119】

[第4実施形態]

図11は本発明の第4実施形態に係るPLLシンセサイザを用いた広帯域変調器の構成を示すブロック図である。

【0120】

第4実施形態は、ループフィルタ5の出力信号をA/D変換器11の入力とする代わりに、VCO1の出力信号を復調する復調器18を備え、復調器18の出

力をA／D変換器11の入力とする構成となっている。その他の構成は図4に示した第2実施形態と同様である。

【0121】

この第4実施形態では、キャリブレーション信号は、復調器18により復調できる。その復調信号をA／D変換器11に入力することで、前述の第2実施形態と同様にキャリブレーションを行うことができる。

【0122】

なお、プリディストーションフィルタの特性を変化させてキャリブレーションを終了した後は、次に周波数データが更新されるまで、復調器18の動作を停止させても良い。これにより、低消費電力化を図ることができる。

【0123】

このように、第4実施形態によれば、PLLの周波数特性にばらつきが生じても、プリディストーションフィルタ8のカットオフ周波数を変化させてばらつきを補正するため、変調精度の劣化を防止できる。

【0124】

なお、図9に示した第3実施形態において、ループフィルタ5の出力信号をA／D変換器11の入力とする代わりに、VCO1の出力信号を復調する復調器18を設ける構成としても、同様の効果を得ることができる。

【0125】

[第5実施形態]

図12は本発明の第5実施形態に係るPLLシンセサイザを用いた広帯域変調器の構成を示すブロック図である。

【0126】

第5実施形態は、PLL33において、ローパスフィルタ19を備えた構成となっている。すなわち、PLL33は、ループフィルタ5の出力をローパスフィルタ19を通してVCO1の周波数制御端子に入力するようになっている。その他の構成は図4に示した第2実施形態と同様である。

【0127】

プリディストーションフィルタ8は、第2実施形態と同様に、ループフィルタ

5の逆特性の周波数特性を持つものとする。ローパスフィルタ19のカットオフ周波数は変調帯域よりも高くしている。

【0128】

図13に第5実施形態の変調器における周波数特性を示す。PLL33の周波数特性A3は、ローパスフィルタ19の特性と合成されるため、変調帯域の周波数fBWを越えたところで減衰する傾きが急になる。従って、プリディストーションフィルタ8の周波数特性B2と合成した合成後の周波数特性C3は、fBWを越えたところで減衰量が増加する。

【0129】

このように、第5実施形態によれば、PLL33がローパスフィルタ19を備えることにより、変調帯域よりも高い周波数帯域のノイズ特性を向上させることができる。

【0130】

なお、前述した第1～第4実施形態の各々にローパスフィルタ19を追加しても、同様の効果を得ることができる。

【0131】

上述したように、本実施形態では、製造ばらつき等によって周波数特性が変化した場合でも、PLLまたはプリディストーションフィルタの少なくとも一方の周波数特性を変更して補正することにより、PLLのカットオフ周波数を超える周波数帯域においてもフラットなゲイン特性が実現できる。これにより、製造ばらつき等があった場合でも変調精度の劣化を防止でき、常に高精度の広帯域変調を行うことができる。

【0132】

なお、本発明は上述した実施形態に何ら限定されるものではなく、その要旨を逸脱しない範囲において種々の態様で実施し得るものである。

【0133】

【発明の効果】

以上説明したように本発明によれば、製造ばらつき等があった場合でも、変調精度の劣化を防ぐことができるPLL周波数シンセサイザを用いた広帯域変調が

可能な変調器を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施形態に係る PLL 周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図

【図 2】

第 1 実施形態の変調器におけるキャリブレーション動作を具体的に説明するための動作説明図

【図 3】

第 1 実施形態の変調器におけるキャリブレーション動作を具体的に説明するための動作説明図

【図 4】

本発明の第 2 実施形態に係る PLL 周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図

【図 5】

第 2 実施形態の変調器における動作を説明するための周波数特性図

【図 6】

第 2 実施形態の変調器における動作を説明するための周波数特性図

【図 7】

第 2 実施形態の変調器における動作を説明するための周波数特性図

【図 8】

第 2 実施形態において、PLL のカットオフ周波数を超える変調信号成分の振幅値と、超えない変調信号成分の振幅値との間に差が生じている様子を示す動作説明図

【図 9】

本発明の第 3 実施形態に係る PLL 周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図

【図 10】

第 3 実施形態の変調器における動作を説明するための周波数特性図

【図11】

本発明の第4実施形態に係るPLL周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図

【図12】

本発明の第5実施形態に係るPLL周波数シンセサイザを用いた広帯域変調器の構成を示すブロック図

【図13】

第5実施形態の変調器における動作を説明するための周波数特性図

【図14】

従来のPLL周波数シンセサイザを用いた広帯域変調器の構成例を示すブロック図

【図15】

本発明者による検討結果を説明するための周波数特性図

【図16】

本発明者による検討結果を説明するための周波数特性図

【符号の説明】

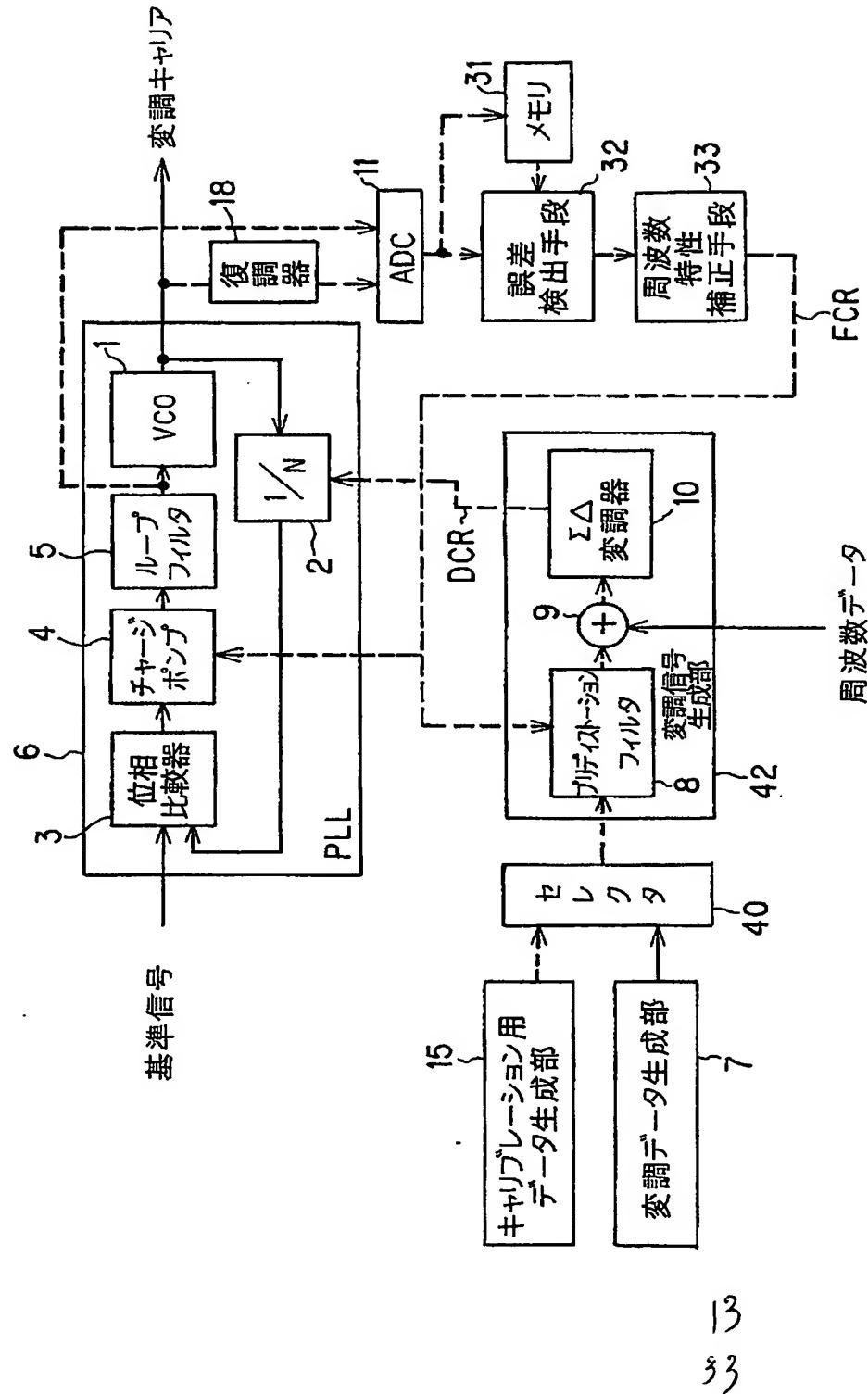
- 1 電圧制御発振器 (VCO)
- 2 分周器
- 3 位相比較器
- 4 チャージポンプ
- 5 ループフィルタ
- 6 PLL (Phase locked loop)
- 7 変調データ生成部
- 8 プリディストーションフィルタ
- 9 加算器
- 10 $\Sigma\Delta$ 変調器
- 11 A/D変換器 (ADC)
- 12 レジスタ
- 13 比較手段

- 1 4 フィルタ特性制御手段
- 1 5 キャリプレーション用データ生成部
- 1 6 セレクタ
- 1 7、2 7 補正手段
- 1 8 復調器
- 1 9 ローパスフィルタ
- 2 0 チャージポンプ電流制御手段
- 3 1 メモリ
- 3 2 誤差検出手段
- 3 3 周波数特性補正手段
- 4 0 セレクタ
- 4 2 変調信号生成部

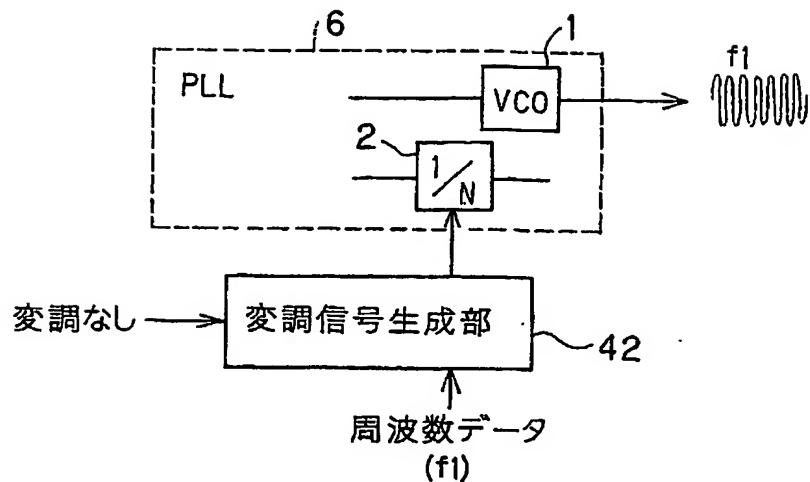
【書類名】

図面

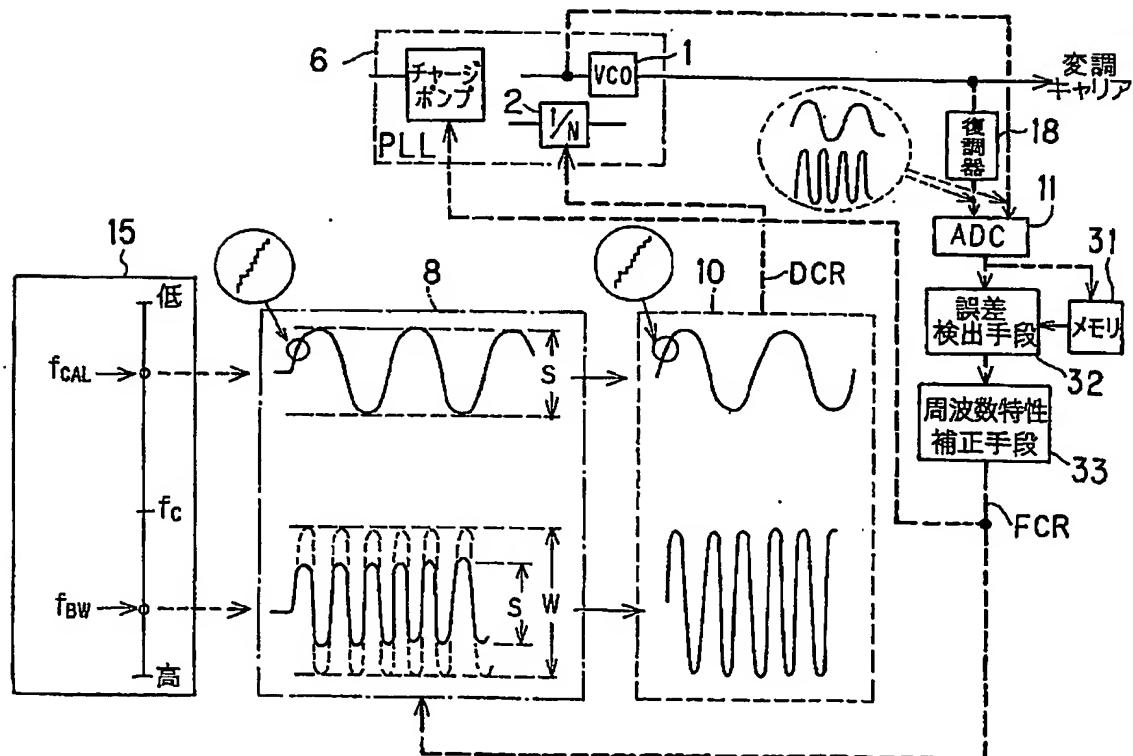
【図1】



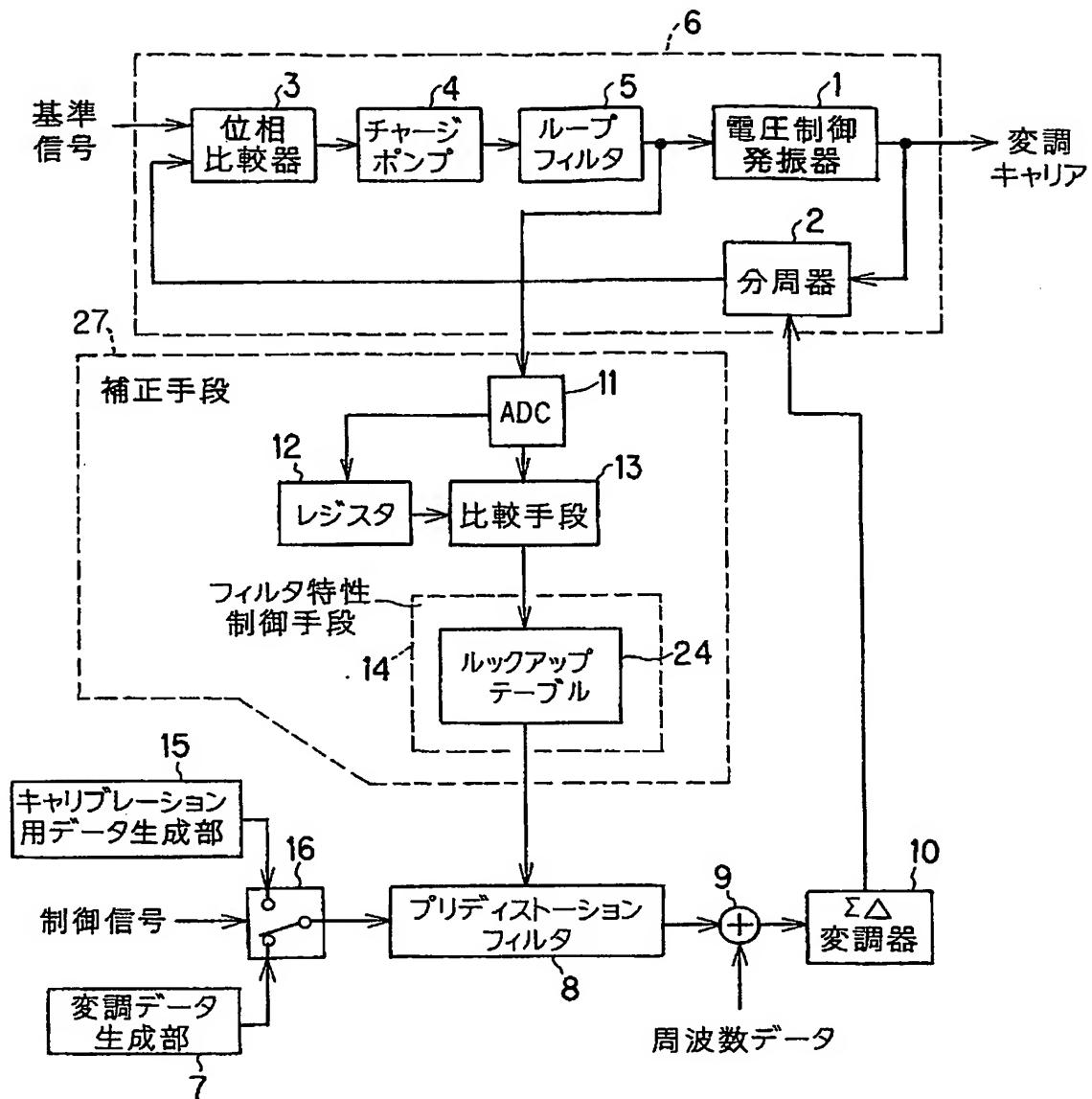
【図2】



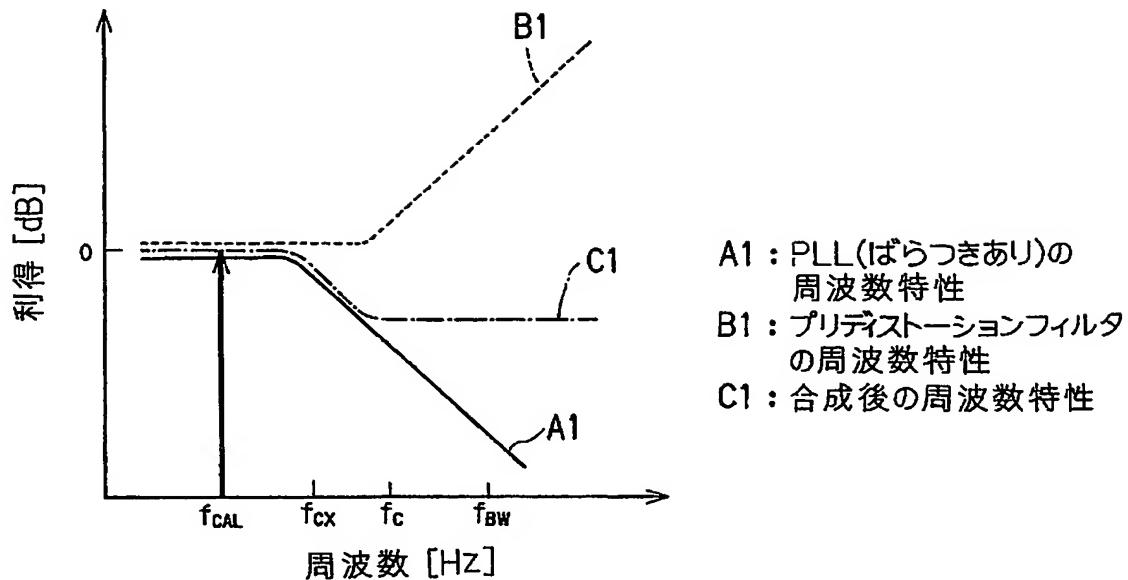
【図3】



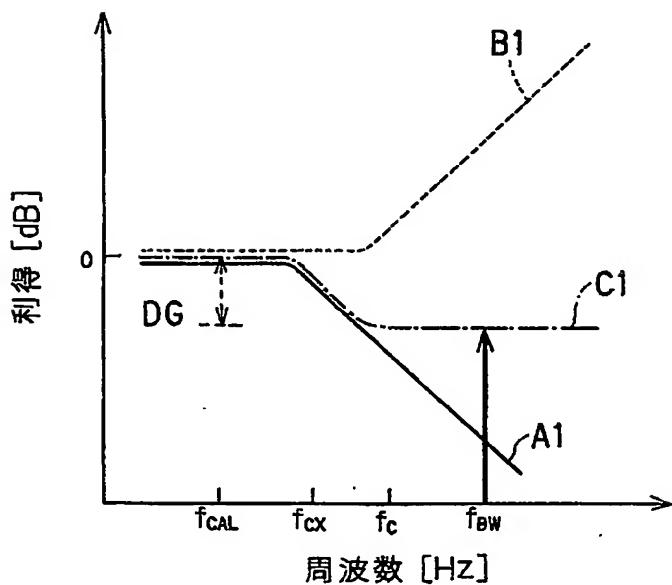
【図4】



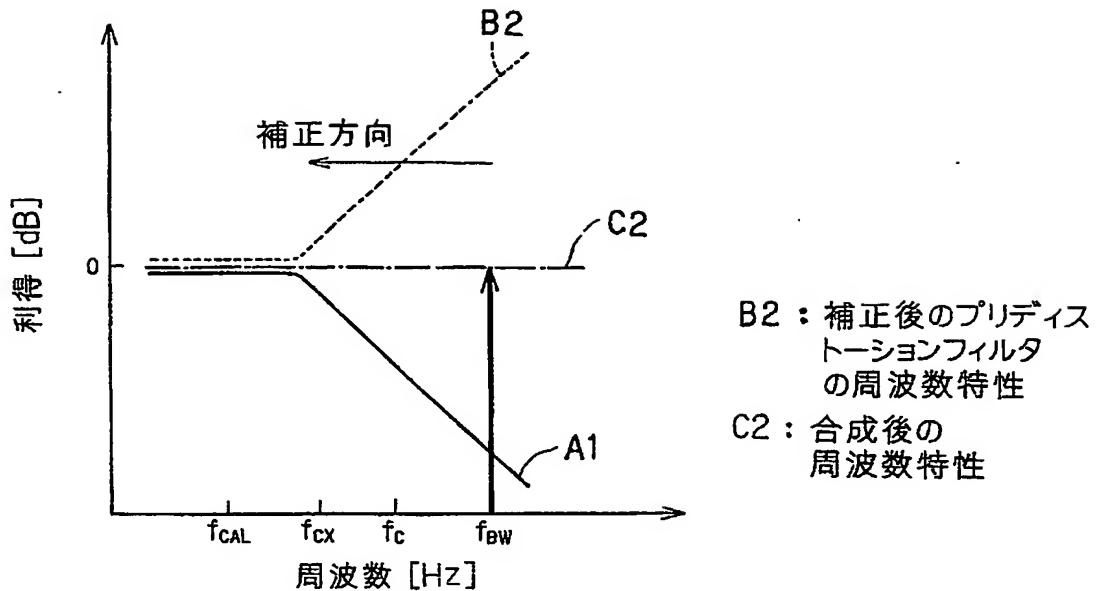
【図 5】



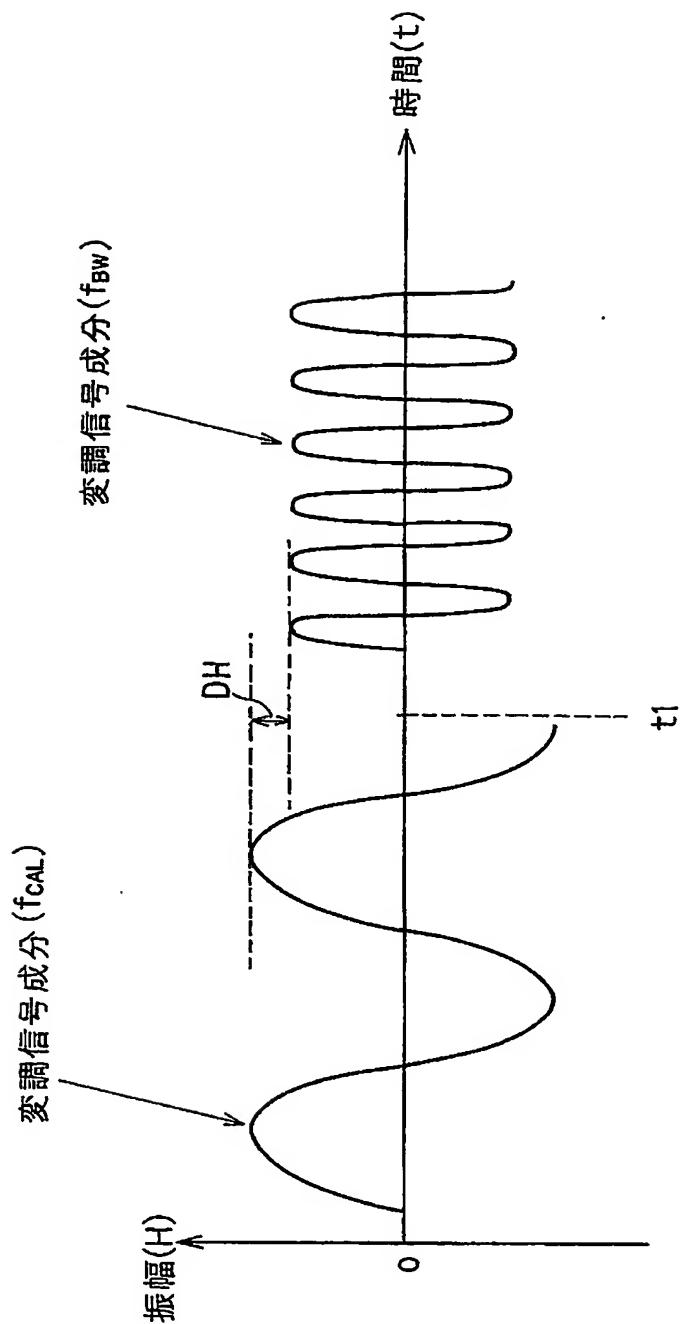
【図 6】



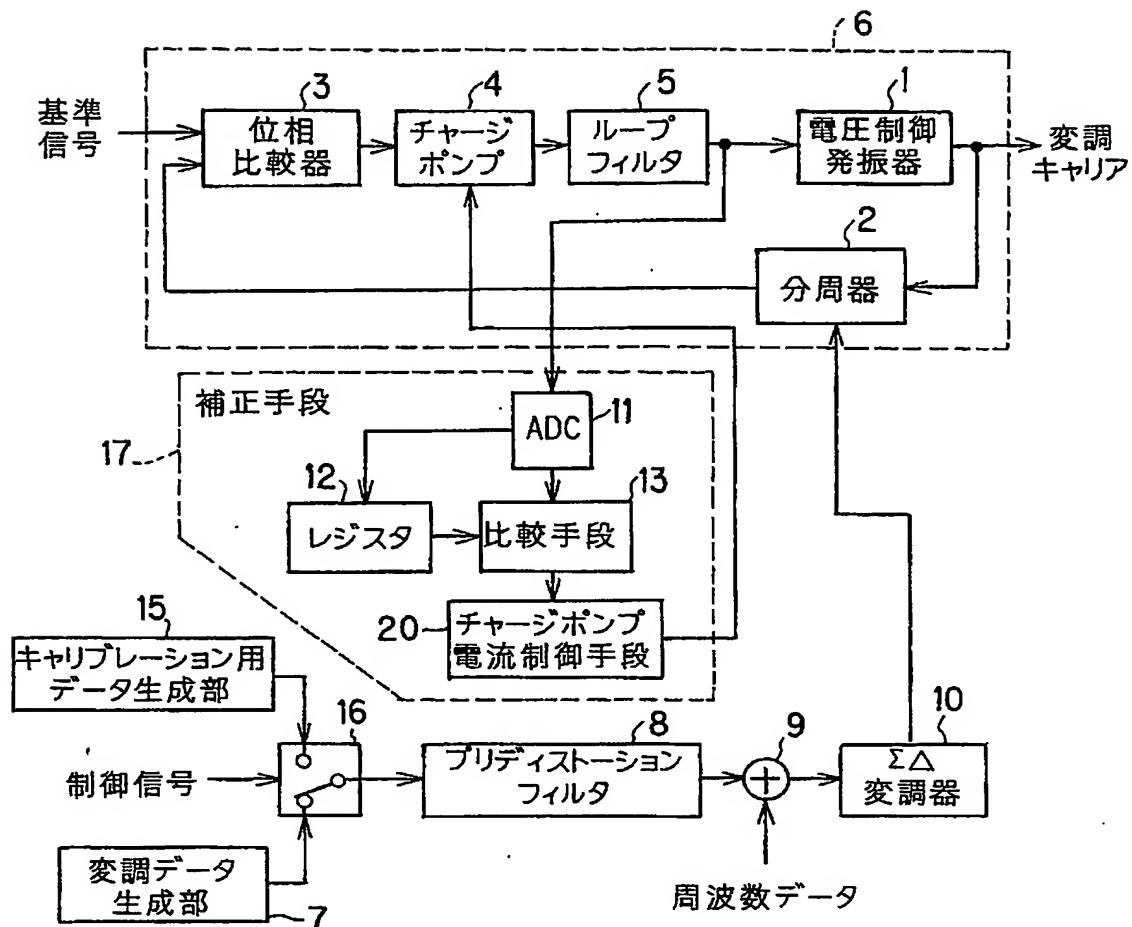
【図7】



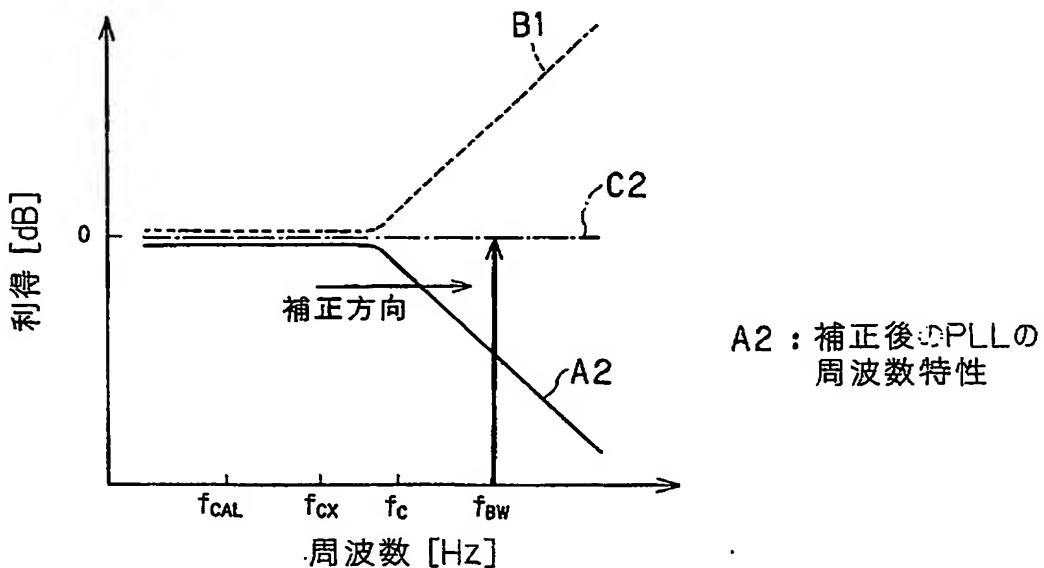
【図 8】



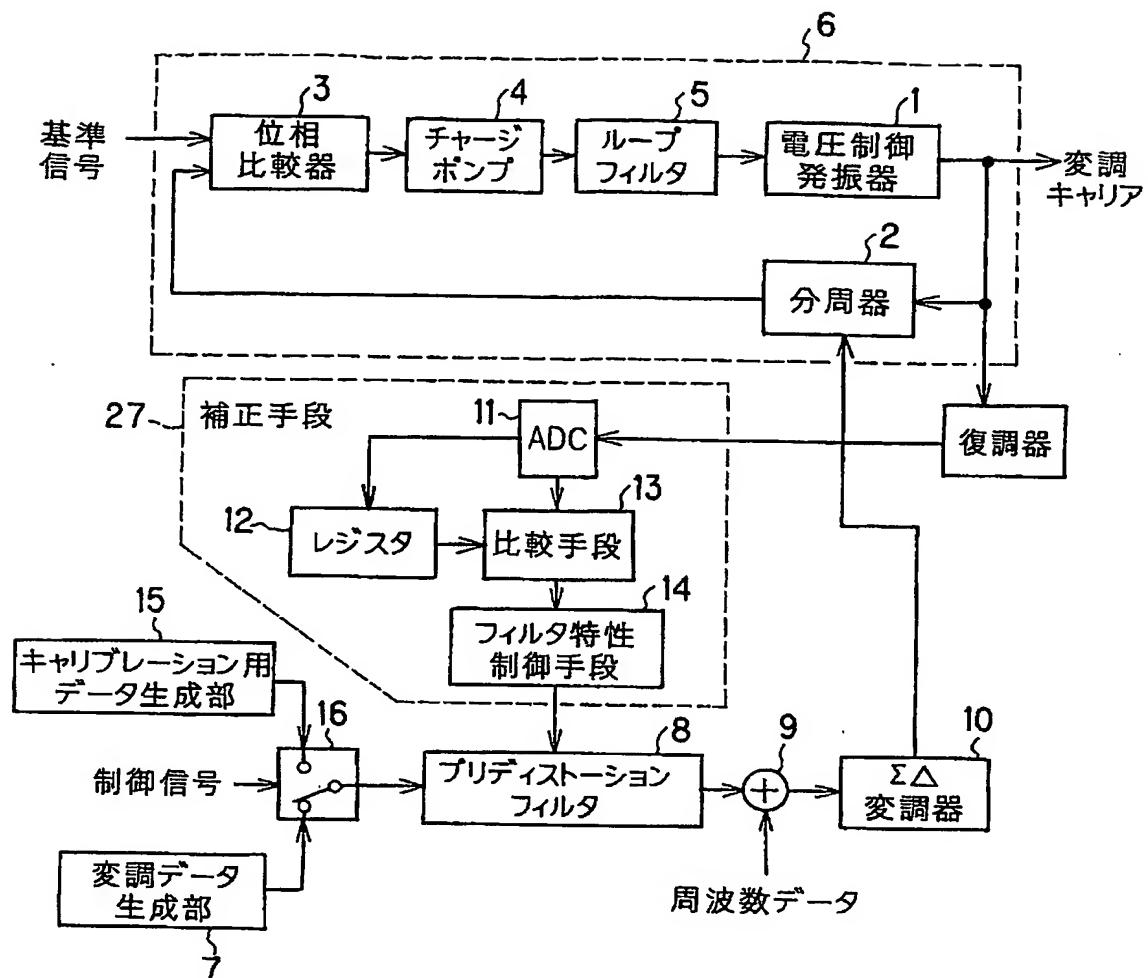
【図9】



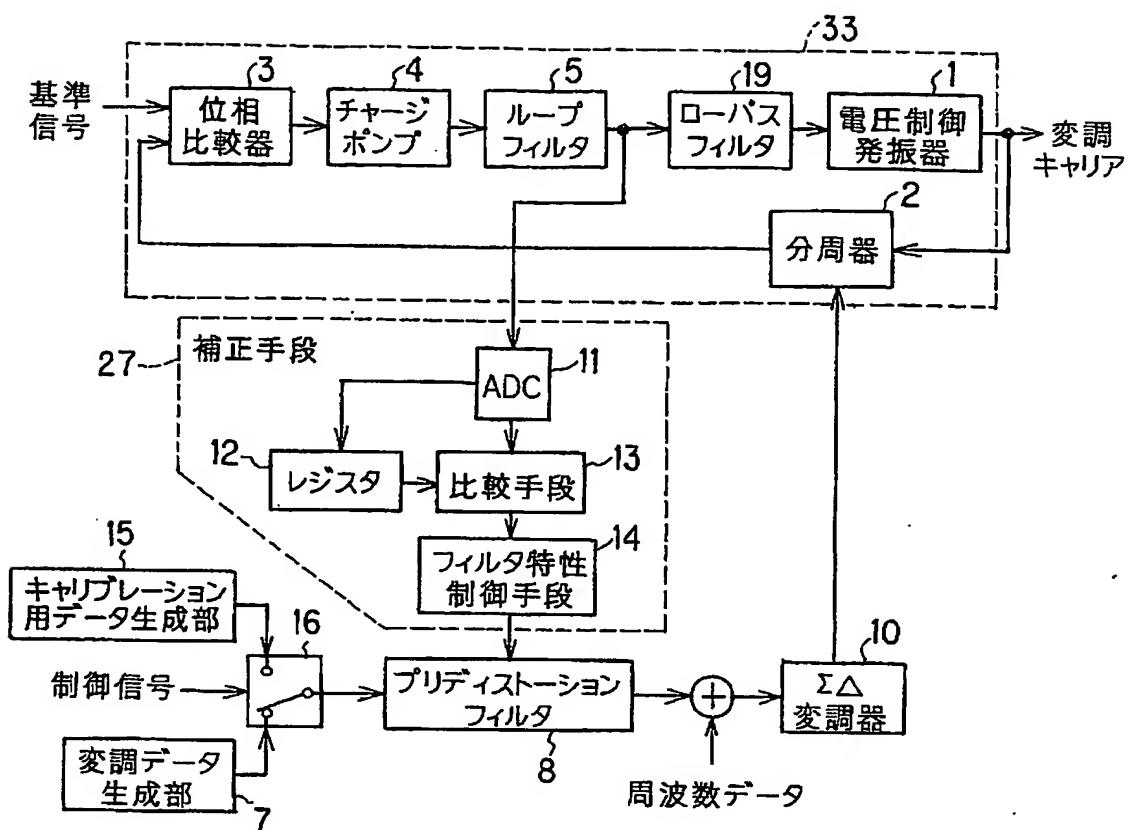
【図10】



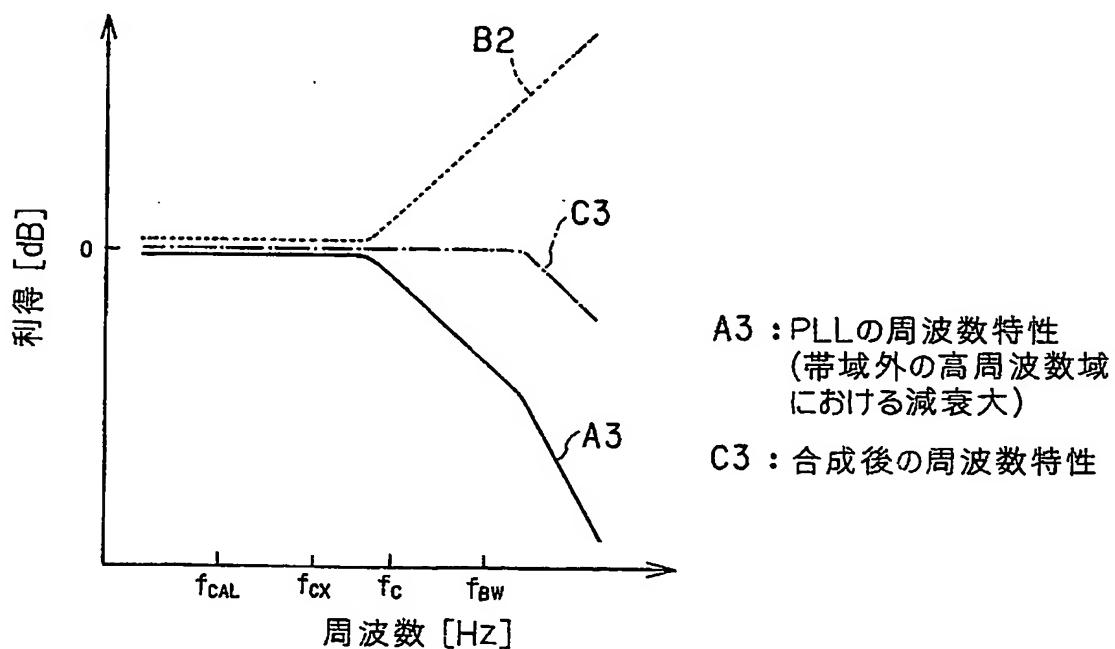
【図11】



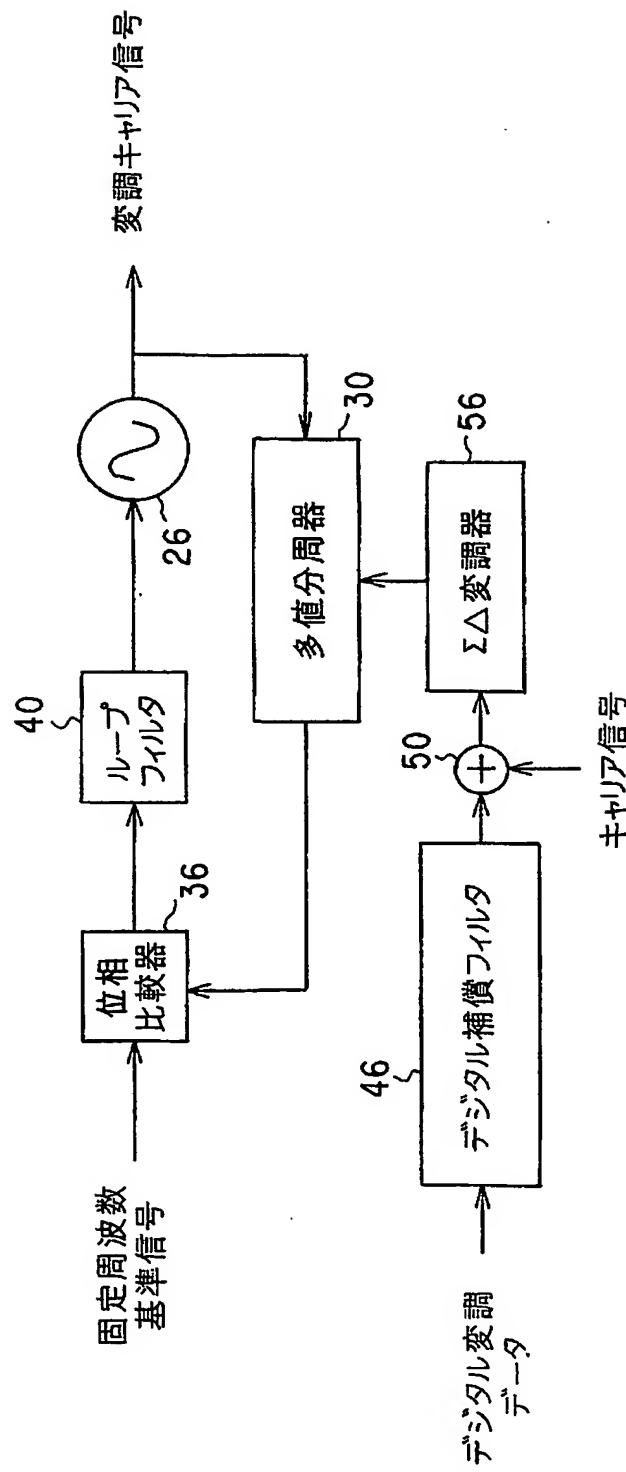
【図12】



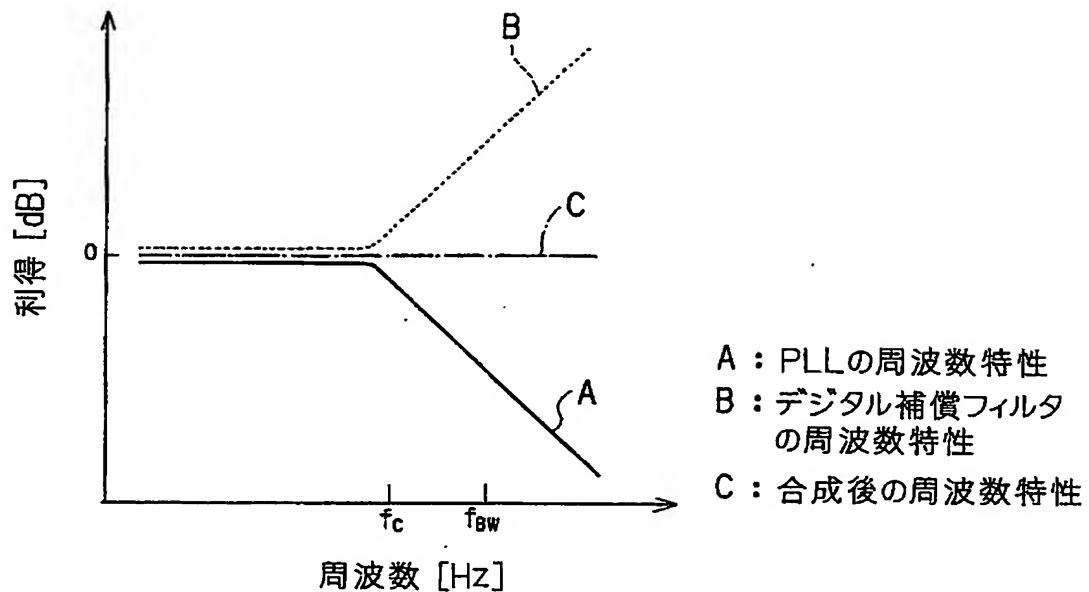
【図13】



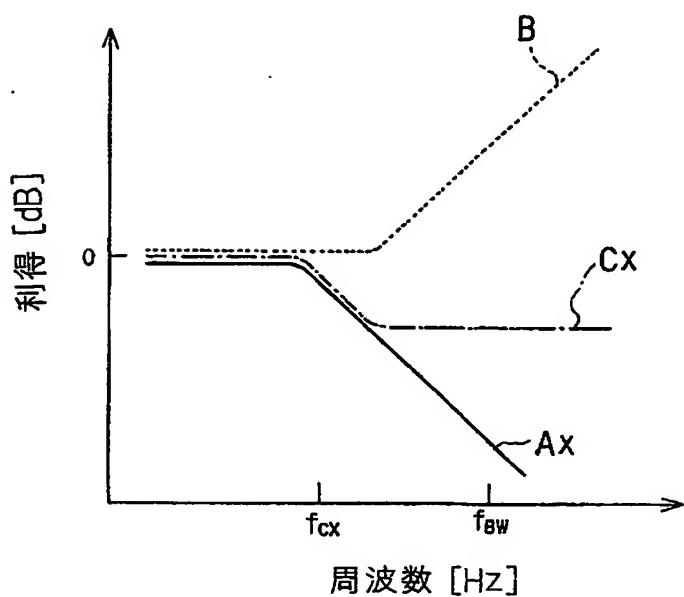
【図14】



【図15】



【図16】



【書類名】 要約書

【要約】

【課題】 PLLシンセサイザを用いた広帯域変調器において、製造ばらつき等があった場合でも周波数特性の整合を保ち、変調精度の低下を防止する。

【解決手段】 分周器2の分周比を、変調信号生成部42により生成される変調信号で変調し、VCO1から変調キャリア信号を出力するPLL6を用いた広帯域変調器において、セレクタ40を介してキャリブレーション用データ生成部15からの第1および第2のキャリブレーション用のデータを入力し、ループフィルタ5の出力に現われる各変調信号のAC成分の振幅値、あるいは復調器18により復調された各変調信号のAC成分の振幅値をA/D変換器11によりデジタル値に変換し、誤差検出手段32により両者の差分を検出し、周波数特性補正手段33により差分を解消するための制御信号FCRを生成して、PLL6またはプリディストーションフィルタ8の周波数特性を補正する。

【選択図】 図1

特願 2003-002501

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住所 大阪府門真市大字門真1006番地
氏名 松下電器産業株式会社